

## Ejercicio 18:

18) Para diseñar el registro de salida restringida podemos usar un registro simple de 4 bits para guardar lo ingresado a la entrada (si Load es alta cuando el flanco es ascendente en clk) pero para restringir la salida debemos atender a su comportamiento: si read=1 y tengo el flanco ascendente de clk luego la salida del registro se muestra a la salida del circuito hasta el siguiente flanco ascendente donde read=0. Por ende, si read=0 luego del flanco ascendente de clk la salida se desconecta.

